

3 DC/DC Konverter / Hoch-Tiefsetzsteller

Der Hochsetz-Tiefsetzsteller ist neben der in den Übungen IE1 und IE2 behandelten Tiefsetzsteller- und Hochsetzstellerschaltung die dritte Möglichkeit einen Leistungstransistor, eine Diode und eine Induktivität zu einem DC/DC-Konverter zu verbinden (beachte auch die Unterscheidung zwischen dem Hochsetz-Tiefsetzsteller und dem Tiefsetz-Hochsetzsteller, Kapitel 2 im LE-Skript). Die Schaltung ermöglicht die kontinuierliche Steuerung bzw. Regelung der Ausgangsspannung von 0V bis zu sehr hohen, über der Eingangsspannung liegenden Werten, wobei die Ausgangsspannung gegenüber Bezugspotential die inverse Polarität der Eingangsspannung aufweist. Der Hochsetz-Tiefsetzsteller ist als Vorstufe des in Übung IE5 behandelten Sperrwandlers zu verstehen. Im Rahmen der Übung wird insbesondere der Zusammenhang von Eingangsspannung, Ausgangsspannung und Tastverhältnis bei kontinuierlichem und diskontinuierlichem Strom in der Induktivität experimentell untersucht. Zur Regelung der Ausgangsspannung wird ein integrierter Steuerbaustein eingesetzt.

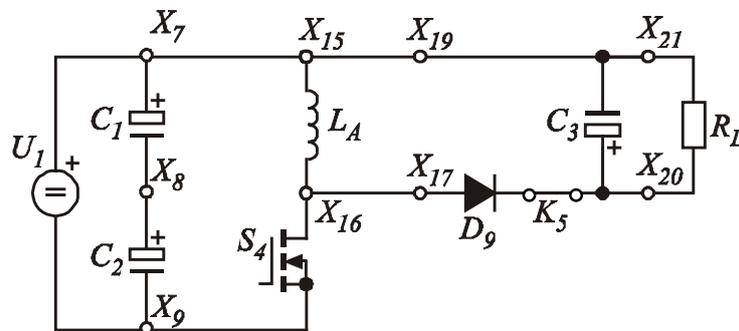


Abb.3.1: Topologie des Hoch-Tiefsetzgleichstromstellers (Boost/Buck Converter).

Abb.3.1 zeigt die Topologie des Hoch-Tiefsetzgleichstromstellers (Boost/Buck Konverter). Gegenüber der üblichen Darstellung ist der Schalter im unteren Zweig angeordnet, was jedoch für die Darstellung der Funktionsweise keine Auswirkung hat. Zu beachten ist lediglich, dass das Ausgangsspannungspotential dieser Anordnung nun über der Eingangsspannung und nicht unter ihr liegt (also negativ ist).

Schließen sie eine Gleichspannungsquelle (Netzgerät) U_1 an die Klemmen X_7 und X_9 , verbinden sie die Klemmen:

- $X_{15} - X_{19}$
- $X_{16} - X_{17}$

mittels eines Drahtes, verbinden sie die Klemmen X_{15} und X_{16} mit einer geeigneten HF-Induktivität ($L_A = 50\mu\text{H}$, Sättigungsstromstärke min. 30A, z.B.: ETD54, 17Wdg., Luftspalt 2mm) und belasten sie den Boost/Buck Konverter am Ausgang mit einem geeigneten Lastwiderstand R_L an den Klemmen X_{20} und X_{21} .

Beachten Sie, dass unbenutzte Windungen der Induktivität unter Spannung stehen, und keine weiteren Schaltungsteile berühren sollten.

Diskussion: Warum benötigt die Induktivität einen Luftspalt?

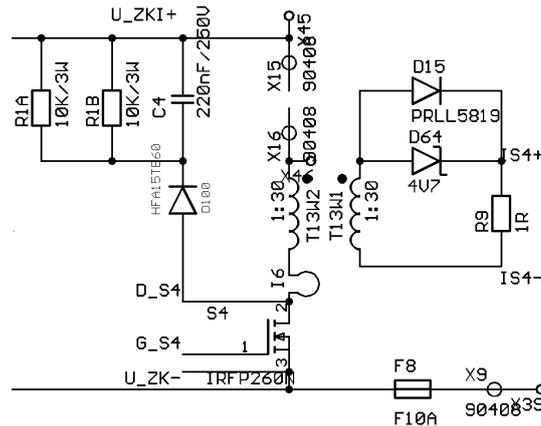


Abb.3.2: Schaltungstechnische Realisierung des Zweiges mit dem MOSFET S_4 . Die Strommessung erfolgt mittels AC Stromwandler (T13), der mit Z-Diode D64 entmagnetisiert werden muss (Tastverhältnisbegrenzung). Die Überspannungsbegrenzung für den MOSFET S_4 erfolgt durch D100, C4, R1A, R1B.

3.1 Gesteuerter Betrieb mit Tastverhältnisvariation

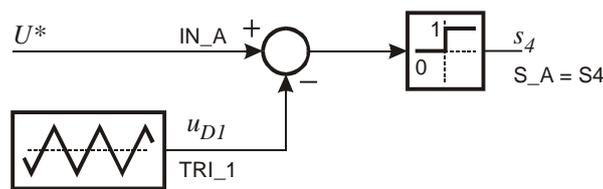


Abb.3.3: Blockschaltbild zur Erzeugung des Schaltsignals s_4 für den MOSFET S_4 durch Verschneidung eines Dreiecks u_{DI} mit einer konstanten Steuerspannung U^* .

Das Blockschaltbild zur Erzeugung eines Schaltsignals für den gesteuerten Betrieb des Hoch-Tiefsetzstellers sehen sie in **Abb.3.3**, dessen schaltungstechnische Realisierung in **Abb.3.4**. Das Schaltsignal für den Schalter S_4 wird durch Dreiecksverschneidung des Wertes U^* mit dem Dreieck u_{DI} gewonnen. Stellen sie folgende Konfiguration her (siehe **Abb.3.5**):

- JP3: U^*+- (ganz rechts, Pins 7-8)
- JP10: entfernen
- JP11: -REF (oben, Pins 2-3)
- JP12: unten oder entfernen (Pins 1-2)
- JPS4: auf Position S_A (ganz oben, Pins 1-2)
- Die verbleibenden JPSxx ganz unten (GND, Pins 15-16)

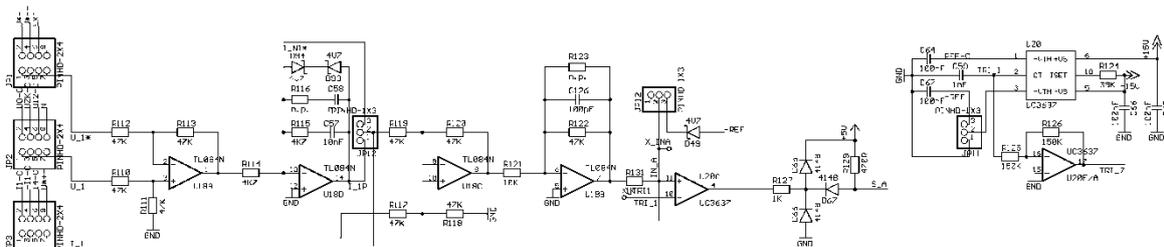


Abb.3.4: Schaltungstechnische Realisierung der Dreiecksverschneidung (Seite 5 in der Gesamtschaltung).

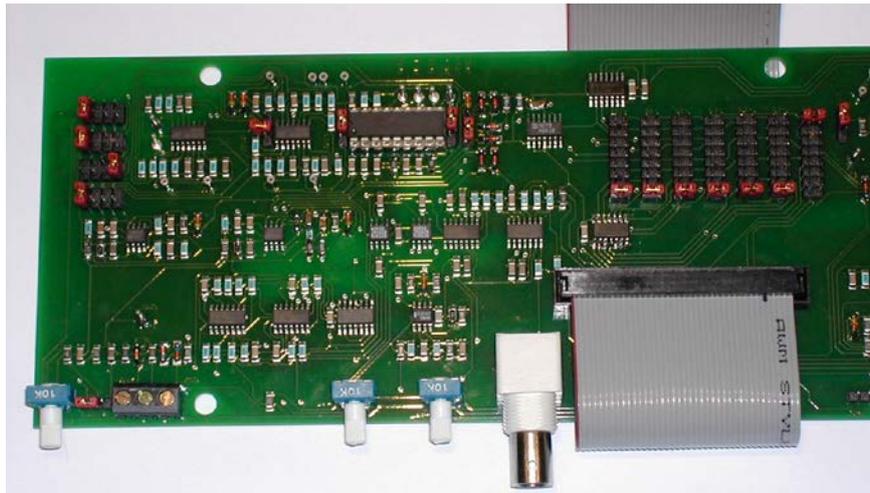


Abb.3.5: Konfiguration der Jumper für den gesteuerten Betrieb des Hoch-Tiefsetzstellers.

In **Abb.3.6** sehen sie die Zeitverläufe zur Erzeugung des Schaltsignals $S_A = S_4$ mittels Dreiecksverschneidung. Sie können nun durch drehen am Potentiometer U^+ – das Signal U^* ($=I_{N_A}$) variieren und damit das gewünschte Tastverhältnis (δ ... duty cycle) einstellen.

Achtung: Das Tastverhältnis nicht zu groß wählen (z.B. $\delta < 50\%$), ansonsten ist die Strommessung (siehe **Abb.3.2) nicht mehr funktionsfähig und somit auch die Überstromabschaltung (Schutz der Schaltung).**

Abb.3.7 zeigt den Strom i_{LA} und die Spannung u_{LA} der Hochsetz-Tiefsetzstellerinduktivität L_A und das zugehörige Schaltsignal s_4 bei Betrieb mit konstantem Tastverhältnis. Beachten Sie den Spannungswert während der „1“- Phase des Schaltsignals (ca. 30V) und während der „0“- Phase (ca. 50V). Diese Werte entsprechen der Eingangs- bzw. der Ausgangsspannung des Konverters.

In **Abb.3.8** ist nun die Beanspruchung des Schalters S_4 mit dem Schalterstrom i_{S4} und der Schalterspannung u_{S4} dargestellt. Sie erkennen, dass der MOSFET S_4 während der „1“- Phasen des Schaltsignals s_4 den Drosselstrom vollständig übernimmt. Die Spannungsbeanspruchung des MOSFET S_4 wird durch die Summe aus Eingangsspannung und Ausgangsspannung zuzüglich eines signifikanten Überschwingers bestimmt ($\hat{u}_{DS,S4} = 172V$). Das Ausschaltverhalten ist daher in **Abb.3.9** nochmals mit einem Zeitmaßstab von $2\mu s / DIV$ dargestellt. Die relativ große Ausschaltverzögerung vom Schaltsignal s_4 zum tatsächlichen Ausschalten (ca. $3\mu s$) setzt sich aus der Verzögerungszeit des Optokopplers (ca. 500ns) und der Gate-Zeitkonstanten gebildet aus dem Gate-Widerstand (100Ω) und der Gate-Source Ladung zusammen.

Abb.3.10 zeigt den Strom i_{D9} und die Spannungsbeanspruchung u_{D9} der Gleichrichterdiode D_9 . Anmerkung: Da an der Diode keine Testpins vorgesehen sind, ist der Tastkopf nur schwer zu befestigen, weshalb diese Spannung nur mit besonderer Sorgfalt gemessen werden kann.

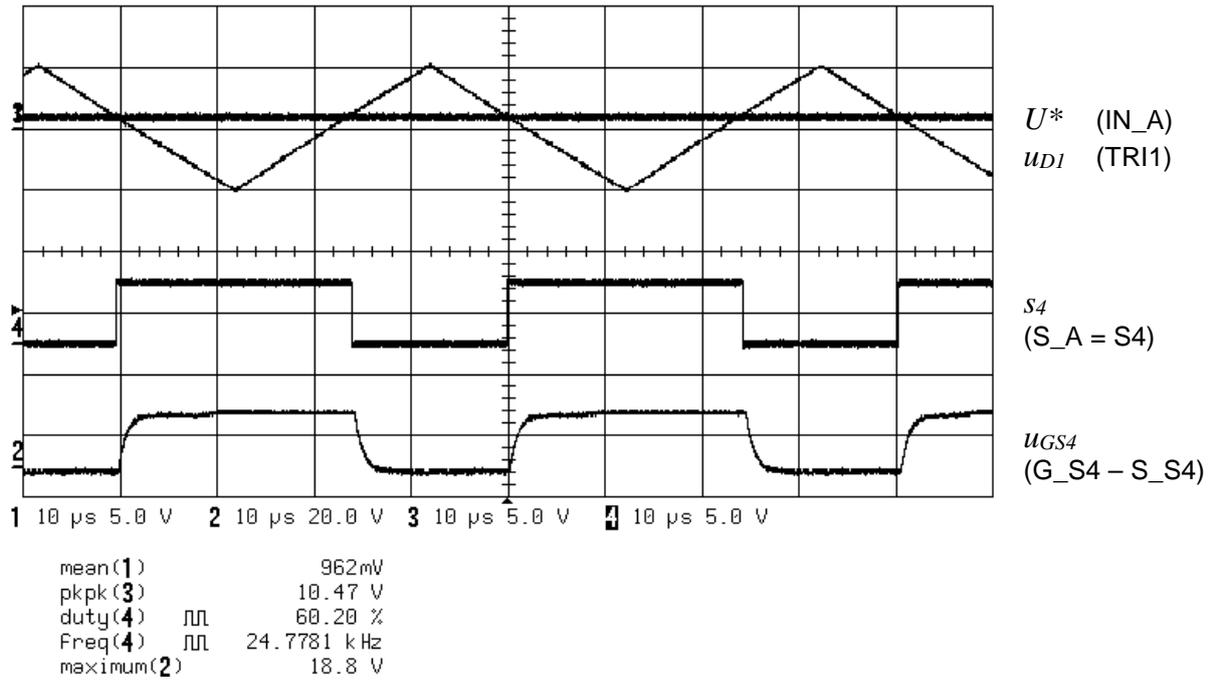


Abb.3.6: Erzeugung des Schaltsignals $S_A = S4$ durch Vergleich des Dreiecks u_{DI} (TRI1) mit U^* (IN_A) mittels des Komparators U20A. Kanal 2 misst die Gate-Source-Spannung u_{GS4} des MOSFET S_4 .

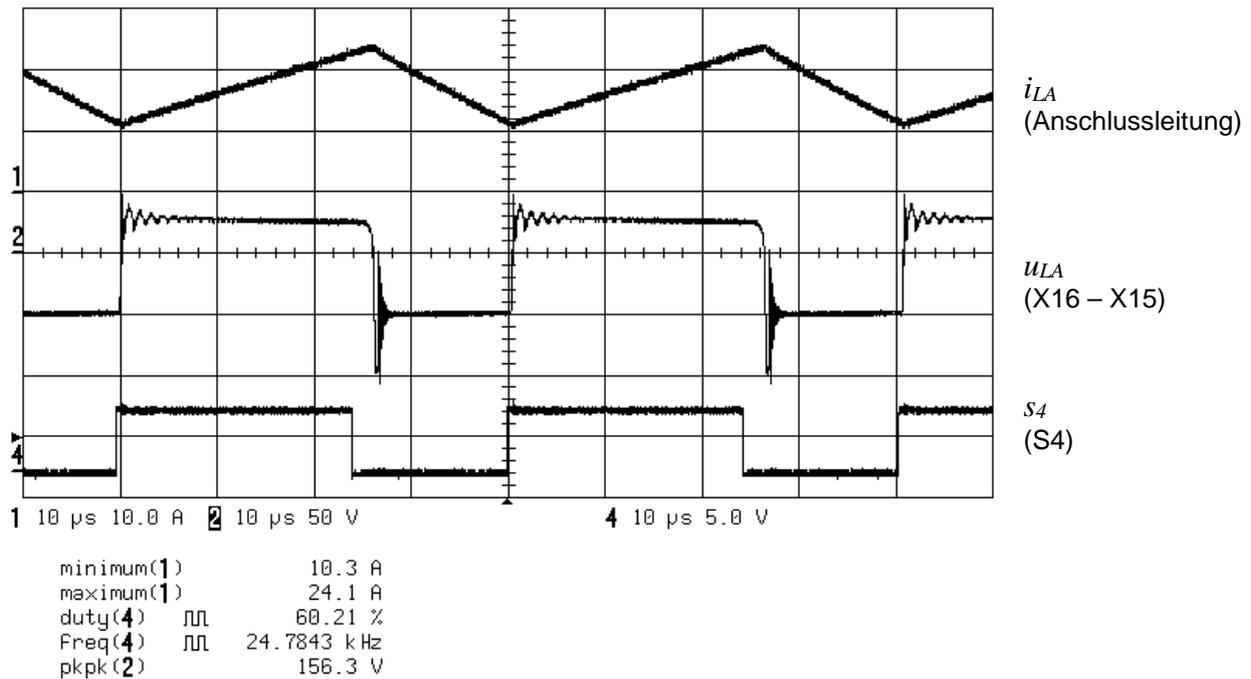


Abb.3.7: Strom i_{LA} und Spannung u_{LA} der Hoch-Tiefsetzstellerinduktivität L_A , und Schaltsignal s_4 .

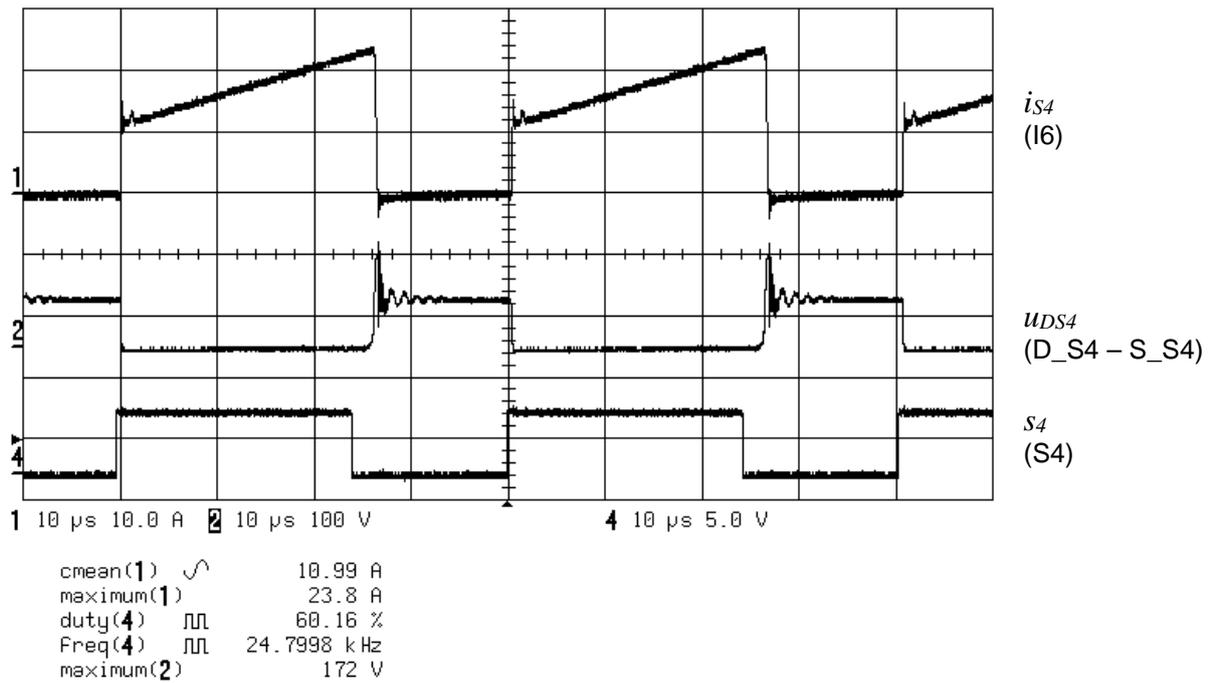


Abb.3.8: Schalterstrom i_{S4} , Schalterspannung u_{DS4} und Schaltsignal s_4 . Die Spannungsbeanspruchung des MOSFET S_4 ist definiert durch die Summe aus Eingangs- und Ausgangsspannung.

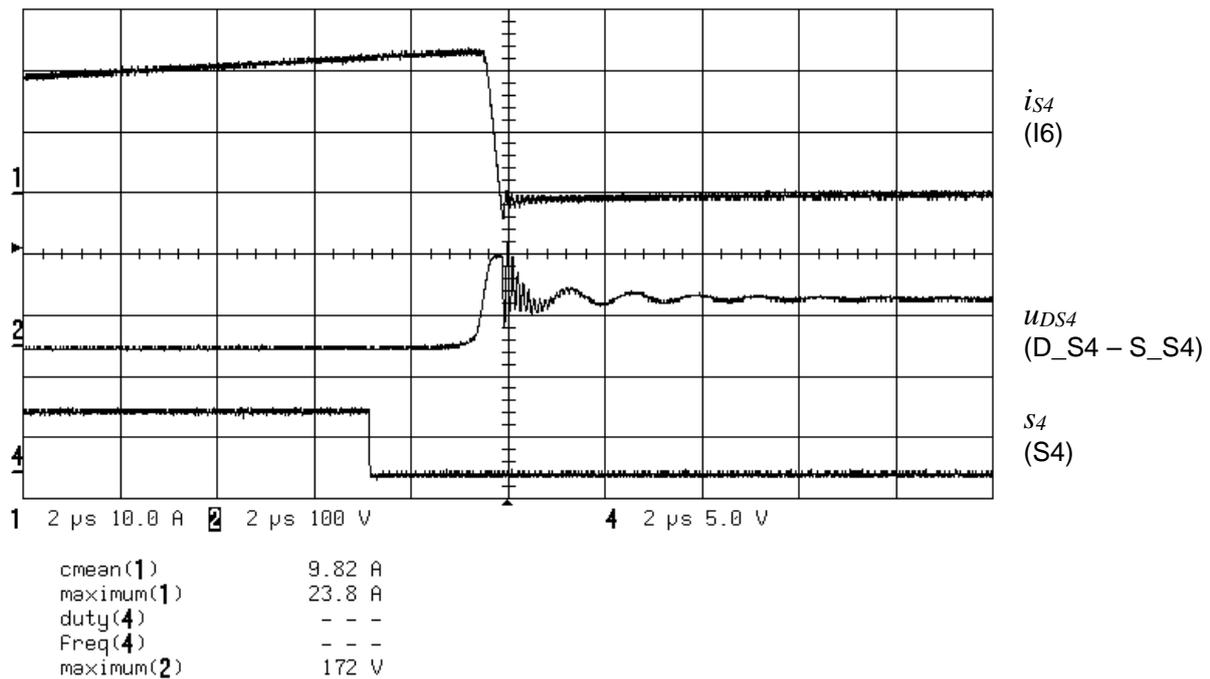


Abb.3.9: Schalterstrom i_{S4} , Schalterspannung u_{DS4} und Schaltsignal s_4 beim Ausschalten des MOSFET S_4 im Zeitmaßstab $2\mu\text{s} / \text{DIV}$.

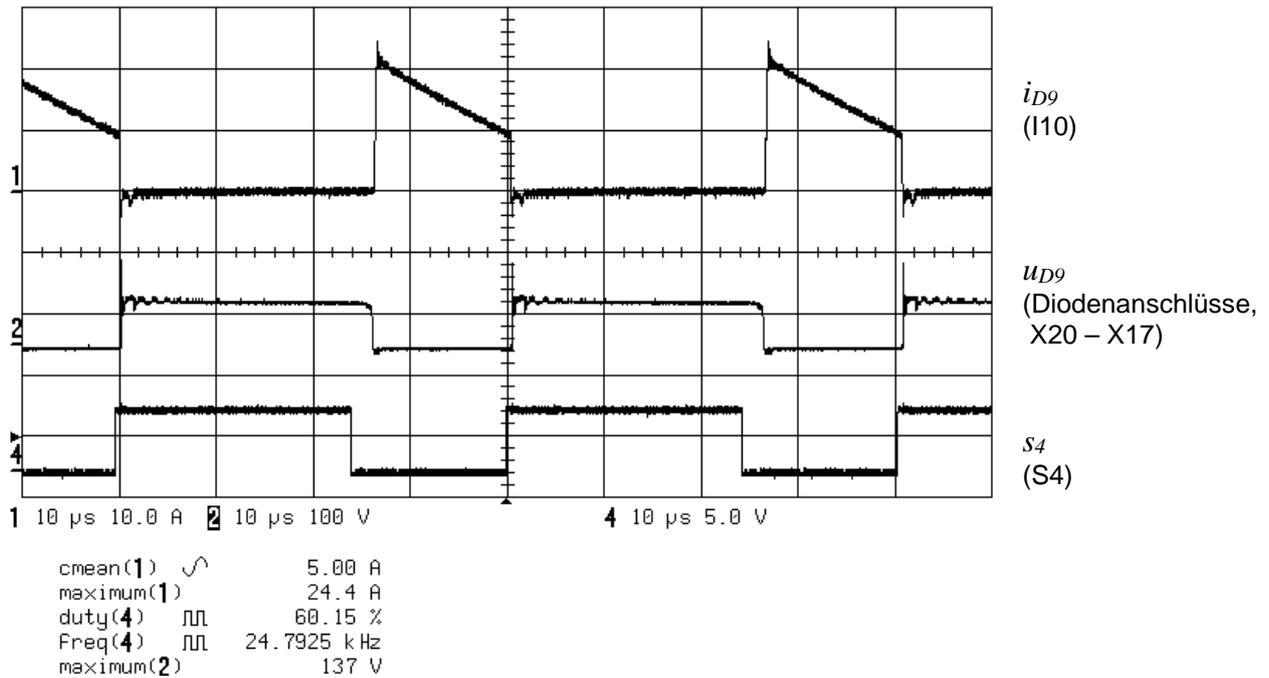


Abb.3.10: Diodenstrom i_{D9} , Diodenspannung u_{D9} und Schaltsignal s_4 .

3.2 Regelung der Ausgangsspannung

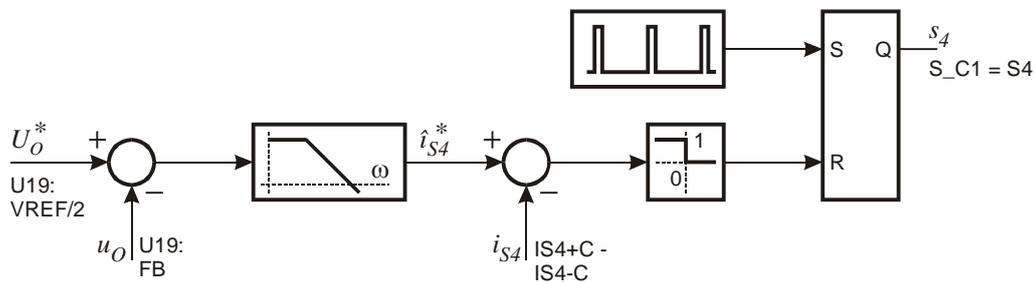


Abb.3.11: Blockschaltbild zur Erzeugung des Schaltsignals s_4 für den MOSFET S_4 für geregelte Ausgangsspannung u_o . Die Regelung ist kaskadiert mit innerer „peak current mode“ Stromregelschleife und äußerer Spannungsregelung (PT1-Verhalten) ausgeführt.

In **Abb.3.11** ist die Blockschaltung für den geregelten Betrieb des Hoch-Tiefsetzstellers dargestellt. Sie besteht aus einer inneren „peak current mode“ Stromregelschleife, d.h. vom überlagerten Ausgangsspannungsregler (ausgeführt als PT1-Regler) wird der Spitzenwert des Schalterstromes \hat{i}_{S4}^* vorgegeben. Sobald dieser Spitzenwert überschritten wird, wird das Flip-Flop zurückgesetzt und der Schalter ausgeschaltet. Ein Oszillator setzt zu fixen Zeiten (Periodendauer T) das Flip-Flop, wodurch der Schalter S_4 in regelmäßigen Abständen eingeschaltet wird. Diese Art der Regelung ist sehr etabliert in leistungselektronischen Schaltungen, weshalb es dazu auch einige integrierte Lösungen gibt. Hier wird der IC des Typs UC3843 Hersteller: z.B. Texas Instruments (www.ti.com, Datenblatt SLUS224A, Application note SLVA059) verwendet (**Abb.3.12**).

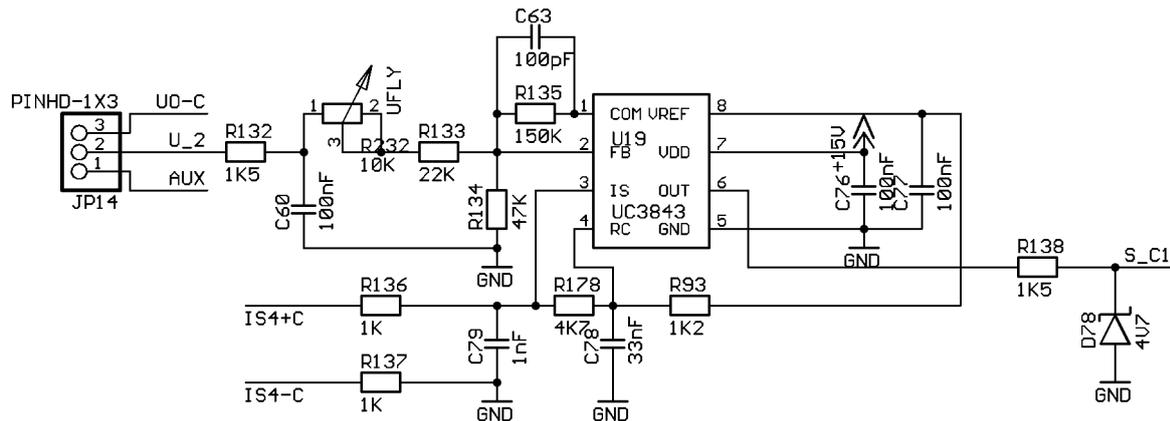


Abb.3.12: Schaltungstechnische Realisierung zur Erzeugung des Schaltsignals S_C1 für den geregelten Betrieb des Hoch-Tiefsetzstellers. Es wird ein Industrie-Standard IC (UC3843) verwendet.

Für den geregelten Betrieb muss nun folgende Konfiguration hergestellt werden (**Abb.3.13**):

- JP14: UO-C (links, Pins 2-3)
- JPS4: auf Position S_C1 (2. Pos. von oben, Pins 3-4)
- Die verbleibenden JPSxx ganz unten (GND, Pins 15-16)

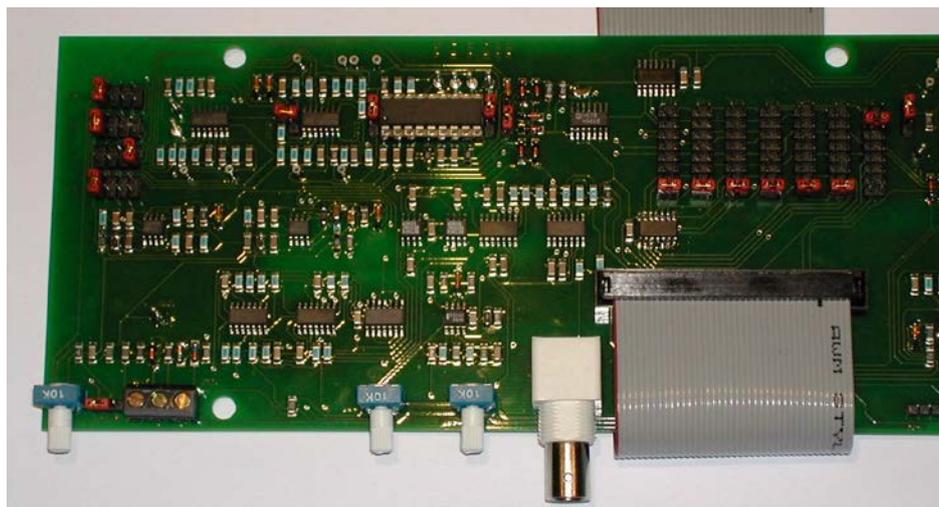


Abb.3.13: Konfiguration der Jumper für den geregelten Betrieb des Hoch-Tiefsetzstellers.

Der Aufbau des Leistungsteils bleibt für den geregelten Betrieb unverändert. Verwenden Sie jedoch einen genügend grossen Lastwiderstand R_L . Die Oszillogramme der geschalteten Signale ändern sich nun insofern, als die eingestellte Pulsfrequenz höher ist (35kHz). Das maximale Tastverhältnis ist durch die Beschaltung des IC U19 (UC3843) auf ca. $\delta < 80\%$ begrenzt. Die Ausgangsspannung ist fix auf 40V geregelt, weshalb auf Grund des nach oben beschränkten Tastverhältnisses δ eine genügend hohe Eingangsspannung ($> 10V$) gewählt werden muss. In **Abb.3.14** ist zusätzlich die Spannung am Strommesseingang des IC U19: UC3843 dargestellt. Es ist dem gemessenen Strom i_{S4} über R178 ein Anteil des Oszillator-Sägezahns (Pin 4) beigemischt, um bei einem Tastverhältnis $\delta > 50\%$ die notwendige Stromanstiegskompensation („slope compensation“) durchzuführen. Dies ist notwendig, um einen stabilen Betrieb sicherstellen zu können.

Der IC verwendet eine interne Referenz als Sollwert der Ausgangsspannung U_O^* , d.h. der Sollwert kann nicht verändert werden. Um zu zeigen, dass diese Topologie die

Eingangsspannung hoch- und tiefsetzen kann, kann mit dem Potentiometer R232 (ganz links auf dem Steuerboard) der Istwert der Ausgangsspannung u_o geringfügig verändert werden.

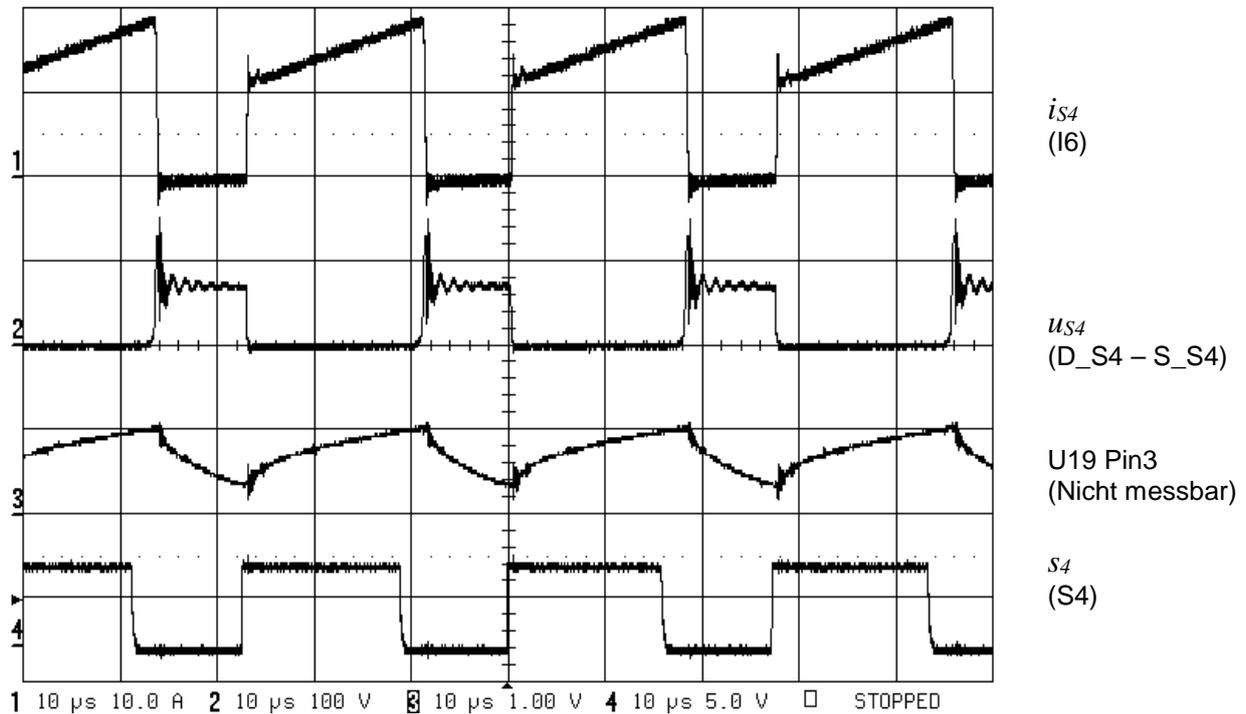


Abb.3.14: Geregelter Betrieb des Hoch-Tiefsetzstellers. Schalterstrom i_{S4} , Schalterspannung u_{DS4} , Spannung am Strommesseingang (Pin 3) des IC U19: UC3843 und Schaltsignal s_4 .

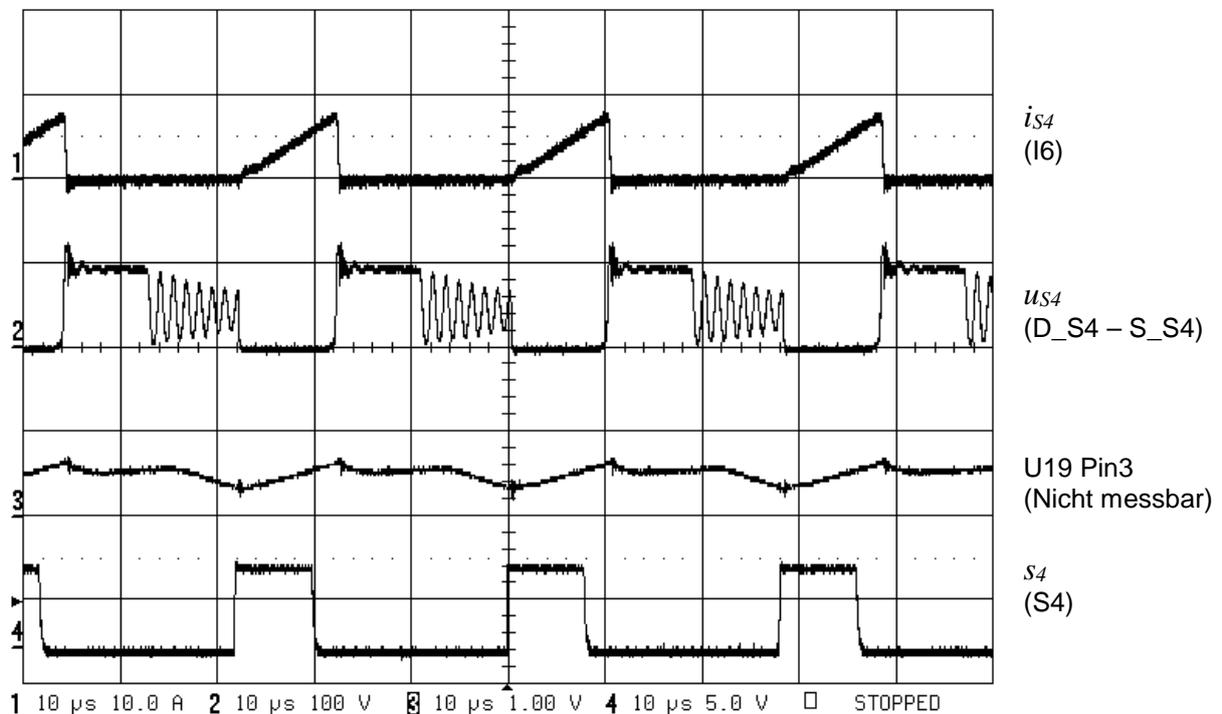


Abb.3.15: Geregelter Betrieb des Hoch-Tiefsetzstellers bei geringer Last. Der Strom in der Induktivität L_A wird dadurch diskontinuierlich (Lückbetrieb). Schalterstrom i_{S4} , Schalterspannung u_{DS4} , Spannung am Strommesseingang (Pin 3) des IC U19: UC3843 und Schaltsignal s_4 .